

PAT-NO: JP362195138A
DOCUMENT-IDENTIFIER: JP 62195138 A
TITLE: LAMINATED SEMICONDUCTOR DEVICE
PUBN-DATE: August 27, 1987

INVENTOR- INFORMATION:

NAME
SUGANO, OSAMU

ASSIGNEE- INFORMATION:

NAME CITIZEN WATCH CO LTD	COUNTRY N/A
------------------------------	----------------

APPL-NO: JP61037055

APPL-DATE: February 21, 1986

INT-CL (IPC): H01L021/60

ABSTRACT:

PURPOSE: To obtain a multifunctional and small-sized laminated semiconductor device by a method wherein plural pieces of similar and dissimilar semiconductor substrates are connected to one another with tape carriers and the tape carriers are directly connected to other substrate or package.

CONSTITUTION: Electrode terminals 5 are formed on the wirings of first tape carriers 11 to which a semiconductor substrate 1 is connected through bumps 2 formed on the semiconductor substrate 1 or inner leads 3 of the first tape carriers 11. Outer leads 10 of second tape carriers 12 to which other semiconductor substrate 6 is connected like the above are connected to the electrode terminals 5 of the first tape carriers 11. A resin and so on are

buried in between the first tape carriers 11 and the second tape carriers 12

and on the semiconductor substrate 1 and the other semiconductor substrate 6.

COPYRIGHT: (C)1987, JPO&Japio

⑤Int.Cl.⁴

H 01 L 21/60

識別記号

厅内整理番号

④公開 昭和62年(1987)8月27日

6918-5F

審査請求 未請求 発明の数 1 (全3頁)

⑤発明の名称 積層半導体装置

⑥特 願 昭61-37055

⑦出 願 昭61(1986)2月21日

⑧発明者 菅野修 所沢市大字下富字武野840 シチズン時計株式会社技術研究所内

⑨出願人 シチズン時計株式会社 東京都新宿区西新宿2丁目1番1号

明細書

1. 発明の名称

積層半導体装置

2. 特許請求の範囲

複数個の半導体基板をテープキャリアにて積層したことを特徴とする積層半導体装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、積層された半導体装置に関するものである。

〔従来の技術〕

半導体装置の多様化、微細化に伴い、半導体装置の3次元化が必要となっている。そのため、第1の方法として1つの半導体装置上に薄膜技術や結晶成長技術等を用いての3次元化が行われている。又第2の方法としてフェイストゥフェイスで2個の半導体基板を直接ポンディングすることが試みられている。

〔発明が解決しようとする問題点〕

ところが、従来の第1の方法だと工程が複雑で

長くなり、歩留りも落ちる。更に機能の異った素子を内在させるなど回路的な困難さも加わる等の問題があった。また第2の方法では、異種の半導体等を接続する場合に熱膨張率の違い等から困難さが生じるし、更に2層までしかできない等の問題があった。

本発明の目的は、かかる問題点を解決し、多機能で小型な積層半導体装置を提供するものである。

〔問題点を解決するための手段〕

本発明は、この問題を解決するためテープキャリアを用いて複数個の同種又は異種半導体基板を接続し、そのテープキャリアを直接、他の基板あるいはパッケージへ接続することで積層半導体基板や積層半導体装置等を実現させることを特徴とする。

テープキャリアは、半導体基板を実装するものであり、ポリイミド等の基板(かならずしも必要ではない)、Cu、Sn、Au等の配線、及び半導体基板側のインナーリード、それと反対側の他の半導体基板又はパッケージポンディングされる

アウターリードとからなる。

本発明は、第2のインナーリードに半導体基板が実装されたテープキャリアのアウターリードと第1のインナーリードに半導体基板が実装されたテープキャリアに形成された電極端子とをポンディングし、積層半導体装置を実現するところにある。テープキャリアは、フレキシブル性があり、異種の基板の積層も可能となる。また、2層以上の積層も可能となる。

〔实施例〕

以下本発明の実施例を図面に基づいて詳述する。
第1図は、本発明の第1実施例を示す積層半導体装置の要部断面図である。第1図に於て、1は半導体基板、2はバンプ、3は第1のテープキャリア11のインナーリード、4は基体、5は電極端子である。また、6は他の半導体基板、7はバンプ、8は第2のテープキャリア12のインナーリード、9は基体、10はアウターリードである。

半導体基板 1 が該半導体基板 1 上もしくは第 1 のテープキャリア 11 のインナーリード 3 上に形

(3)

は説明を省略する。第3図は第1図の第1のテープキャリア11に複数個の半導体基板が接続されている場合を示す。第3図中21はさらに他の半導体基板、22はバンブ、23はインナーリードを示す。第1のテープキャリア11と第2のテープキャリア12の間及び半導体基板1、6、21上には、樹脂等を埋め込むことができる。

〔発明の効果〕

以上詳述した如く、本発明によれば従来の方法では問題のあった積層半導体装置を可能とし、これによって多機能で小型の積層半導体装置が実現する。

4. 図面の簡単な説明

第1図～第3図は、本発明の積層半導体装置の要部断面図である。

- 1、6、21……半導体基板、
- 2、7、22……バンブ、
- 3、8、23……インナーリード、
- 4、9……基体、
- 5……電極端子、

成されたバンブ 2 によって接続された第 1 のテープキャリア 11 の配線上には電極端子 5 が形成されている。基体 4 は、通常ポリイミド等で形成されているが、無くてもよい。他の半導体基板 6 が同様に接続された第 2 のテープキャリア 12 のアウターリード 10 は、前述第 1 のテープキャリア 11 の電極端子 5 に接続されている。第 1 のテープキャリア 11 と第 2 のテープキャリア 12 の間及び半導体基板 1 と他の半導体基板 6 の上には、樹脂等を埋め込むことができる。（図示せず）第 2 図は、本発明の他の実施例を示す積層半導体装置の要部断面図である。なお、第 1 図と同一番号、同一名称については説明を省略する。第 2 図の他の半導体基板 6 は下を向いた構成となっている。この場合も第 1 のテープキャリア 11 と第 2 のテープキャリア 12 の間及び半導体基板 1 と他の半導体基板 6 の間には、樹脂等を埋め込むことができる。（図示せず）第 3 図は、本発明のさらに他の実施例を示す積層半導体装置の要部断面図である。なお、第 1 図と同一番号、同一名称について

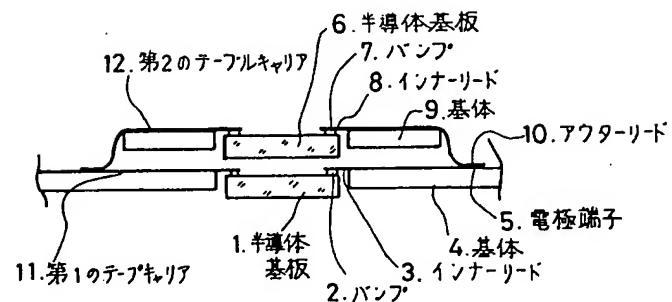
(4)

1 0 ……アウターリード、
1 1 ……第1のテープキャリア、
1 2 ……第2のテープキャリア。

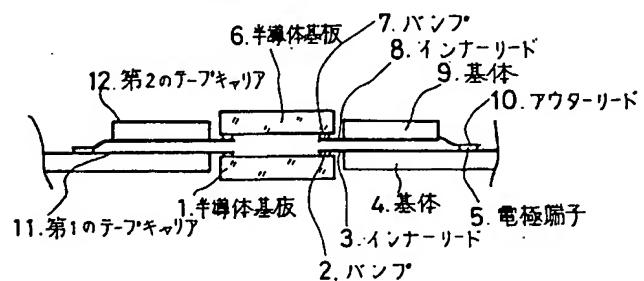
特許出願人 シチズン時計株式会社



第1図



第2図



第3図

